

**MACHINE-ASSISTED TRANSLATION (MAT):**

<b>(19)【発行国】</b> 日本国特許庁（J P）	<b>(19)[ISSUING COUNTRY]</b> Japan Patent Office (JP)
<b>(12)【公報種別】</b> 公開特許公報（A）	<b>(12)[GAZETTE CATEGORY]</b> Laid-open Kokai Patent (A)
<b>(11)【公開番号】</b> 特開平 10-74062	<b>(11)[KOKAI NUMBER]</b> Unexamined Japanese Patent Heisei 10-74062
<b>(43)【公開日】</b> 平成 1 0 年（1 9 9 8）3 月 1 7 日	<b>(43)[DATE OF FIRST PUBLICATION]</b> March 17, Heisei 10 (1998. 3.17)
<b>(54)【発明の名称】</b> 双方向シフトレジスタ及び液晶表示装置	<b>(54)[TITLE OF THE INVENTION]</b> Bidirectional shift register and liquid crystal display
<b>(51)【国際特許分類第 6 版】</b> G09G 3/36 G01R 13/02 G02F 1/133 550 G09G 3/20 G11C 19/00 H04N 5/66 102	<b>(51)[IPC INT. CL. 6]</b> G09G 3/36 G01R 13/02 G02F 1/133 550 G09G 3/20 G11C 19/00 H04N 5/66 102
<b>【F I】</b> G09G 3/36 G01R 13/02 G02F 1/133 550 G09G 3/20 4237-5H G11C 19/00 C	<b>【FI】</b> G09G 3/36 G01R 13/02 G02F 1/133 550 G09G 3/20 R 4237-5H G11C 19/00 C H04N 5/66 102 B

H04N 5/66 102 B

【審査請求】 未請求

[REQUEST FOR EXAMINATION] No

【請求項の数】 5

[NUMBER OF CLAIMS] 5

【出願形態】 O L

[FORM of APPLICATION] Electronic

【全頁数】 8

[NUMBER OF PAGES] 8

(21) 【出願番号】

特願平 8-230840

(21)[APPLICATION NUMBER]

Japanese Patent Application Heisei 8-230840

(22) 【出願日】

平成 8 年 ( 1 9 9 6 ) 8 月 3 0  
日

(22)[DATE OF FILING]

August 30, Heisei 8 (1996. 8.30)

(71) 【出願人】

(71)[PATENTEE/ASSIGNEE]

【識別番号】

000001889

[ID CODE]

000001889

【氏名又は名称】

三洋電機株式会社

[NAME OR APPELLATION]

Sanyo Electric Co., Ltd.

【住所又は居所】

大阪府守口市京阪本通 2 丁目 5  
番 5 号

[ADDRESS OR DOMICILE]

(72) 【発明者】

(72)[INVENTOR]

【氏名】

木原 勝也

[NAME OR APPELLATION]

Kihara Katsuya

【住所又は居所】

大阪府守口市京阪本通 2 丁目 5

[ADDRESS OR DOMICILE]

番 5 号 三洋電機株式会社内

**(72) 【発明者】****(72)[INVENTOR]****【氏名】**

古河 雅行

**[NAME OR APPELLATION]**

Koga Masayuki

**【住所又は居所】**大阪府守口市京阪本通 2 丁目 5  
番 5 号 三洋電機株式会社内**[ADDRESS OR DOMICILE]****(74) 【代理人】****(74)[AGENT]****【弁理士】****[PATENT ATTORNEY]****【氏名又は名称】**

安富 耕二 (外 1 名)

**[NAME OR APPELLATION]**

Yasutomi Koji (and 1 other)

**(57) 【要約】****(57)[ABSTRACT OF THE DISCLOSURE]****【課題】**

p-Si TFTを用いた駆動回路一体型LCDにおいて、簡易な構成の双方向シフトレジスタにより、画面を対称的に逆さまにして汎用性を高める。

**[SUBJECT OF THE INVENTION]**

In driving-circuit integrated LCD using p-SiTFT, with bidirectional shift register of simple composition, screen is symmetrically made upside-down and versatility is raised.

**【解決手段】**

EXORゲート4の一方の入力には、双方向シフトレジスタの各段に供給されるクロック信号CLK及び反転クロック信号\*CLKが供給され、他方の入力にはシフト方向切り換え信号CHNが供給されている。シフト

**[PROBLEM TO BE SOLVED]**

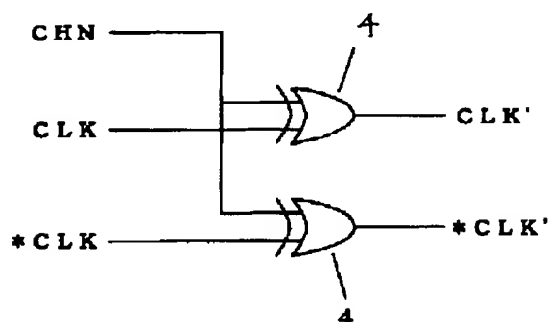
Clock signal CLK supplied to each step of bidirectional shift register and reversal clock signal \*CLK are supplied to one input of EXOR gate 4, the shift direction switch signal CHN is supplied to input of another side.

Clock signal CLK, and reversal/non-inversion of reversal clock signal \*CLK are controlled by

方向切り換え信号 CHN の Hi / Lo を制御することで、クロック信号 CLK 及び反転クロック信号 \*CLK の反転／非反転が制御される。シフト方向切り換え信号 CHN を、スタートパルスの供給端及び左右方向切り換え制御を一体的に行うことで、シフト方向が左右のいずれかに切り換えられる。

controlling Hi/Lo of the shift direction switch signal CHN.

In the shift direction switch signal CHN, the shift direction is switched to either of right and left by performing integrally feed end and right-and-left-direction switch control of start pulse.



#### 【特許請求の範囲】

#### [CLAIMS]

##### 【請求項 1】

偶数段及び奇数段に各々供給された互いに逆極性の第 1 のクロック信号及び第 2 のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタにおいて、前記第 1 のクロック信号及び第 2 のクロック信号が各々第 1 の

##### [CLAIM 1]

In bidirectional shift register with which shift of left of data with which start pulse is supplied to right end or left end, and is mutually started based on 1st reversed polarity clock signal and 2nd clock signal or right respectively supplied to even level and odd level is performed, said 1st clock signal and 2nd clock signal are respectively supplied to one side of input of 1st exclusive-or gate and 2nd exclusive-or gate, the shift direction switch signal is supplied to another side of input of said 1st and 2nd

エクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの入力的一方に供給され、前記第1及び第2のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第1のクロック信号及び第2のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給されることを特徴とする双方向シフトレジスタ。

**【請求項2】**

前記スタートパルスが供給される右端/左端、及び、前記シフト方向切り換え信号のハイレベル/ロウレベルを切り換えることにより、シフト方向を左方向/右方向のいずれにも切り換え可能とされていることを特徴とする請求項1記載の双方向シフトレジスタ。

**【請求項3】**

液晶を挟んで対向配置された一対の電極基板の一方の対向面側の表示部に、液晶を誘電層とした画素容量の一方の電極と、これに接続されたスイッチング素子とからなる表示画素がマト

exclusive-or gate, output of said 1st exclusive-or gate and 2nd exclusive-or gate is respectively supplied to even level and odd level by switch of high level/low\_level of said shift direction switch signal as said 1st clock signal, and reversal/noninverted signal of 2nd clock signal.

Bidirectional shift register characterized by the above-mentioned.

**[CLAIM 2]**

It enables it to switch the shift direction any of left/right by switching right end / left end to which said start pulse is supplied, and high level/low\_level of said shift direction switch signal.

Bidirectional shift register of Claim 1 characterized by the above-mentioned.

**[CLAIM 3]**

Display pixel which is made up of one electrode of pixel capacitor which used liquid crystal as dielectric layer at display section by the side of one opposing surface of a pair of electrode base plate which sandwiched liquid crystal and was arranged oppositely, and switching element

リクス状に配列され、周縁部に、前記表示画素に信号電圧を供給する駆動回路が配置され、この駆動回路は、偶数段及び奇数段に各々供給された互いに逆極性の第1のクロック信号及び第2のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタからなる液晶表示装置において、前記双方向シフトレジスタは、前記第1のクロック信号及び第2のクロック信号が各々第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの入力的一方に供給され、前記第1及び第2のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第1のクロック信号及び第2のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給されることを特徴とする液晶表示装置。

**【請求項 4】**

前記双方向シフトレジスタ

connected at this is arranged by form of matrix, driving circuit which supplies signal voltage to said display pixel at peripheral part is arranged, shift of left of data with which this driving circuit was respectively supplied to even level and odd level and with which start pulse is supplied to right end or left end, and is mutually started based on 1st reversed polarity clock signal and 2nd clock signal, or right is performed.

In such a liquid crystal display that is made up of bidirectional shift register, as for said bidirectional shift register, said 1st clock signal and 2nd clock signal are respectively supplied to one side of input of 1st exclusive-or gate and 2nd exclusive-or gate, the shift direction switch signal is supplied to another side of input of said 1st and 2nd exclusive-or gate, output of said 1st exclusive-or gate and 2nd exclusive-or gate is respectively supplied to even level and odd level by high-level/low level switch of said shift direction switch signal as said 1st clock signal, and reversal/noninverted signal of 2nd clock signal.

Liquid crystal display characterized by the above-mentioned.

**[CLAIM 4]**

It enables it to switch said bidirectional shift

は、前記スタートパルスが供給される右端／左端、及び、前記シフト方向切り換え信号のハイレベル／ロウレベルを切り換えることにより、シフト方向を左方向／右方向のいずれにも切り換え可能とされていることを特徴とする請求項３記載の液晶表示装置。

register any of left/right in the shift direction by switching right end / left end to which said start pulse is supplied, and high level/low\_level of said shift direction switch signal.

Liquid crystal display of Claim 3 characterized by the above-mentioned.

**【請求項５】**

前記スイッチング素子、前記双方向シフトレジスタ及び前記エクスクルーシブオアゲートは、同一基板上に形成された多結晶半導体を用いた薄膜トランジスタよりなることを特徴とする請求項３または請求項４記載の液晶表示装置。

**[CLAIM 5]**

Said switching element, said bidirectional shift register, and said exclusive-or gate are made up of thin-film transistor using polycrystal semiconductor formed on the same base plate. Liquid crystal display of Claim 3 or Claim 4 characterized by the above-mentioned.

**【発明の詳細な説明】**

**[DETAILED DESCRIPTION OF THE INVENTION]**

**【０００１】**

**[0001]**

**【発明の属する技術分野】**

本発明は、表示画素部に薄膜トランジスタ（ＴＦＴ：Thin Film Transistor）をマトリクス配置するとともに、同じＴＦＴを用いて構成された駆動回路を一体的に内蔵した駆動回路一体型の液晶表示装置（ＬＣＤ：Liquid Crystal Display）に関し、特に、駆動回路部の動作方向の切り換

**[TECHNICAL FIELD OF THE INVENTION]**

This invention is related with liquid crystal display (LCD:Liquid Crystal Display) integrated in driving circuit which, while carrying out matrix arrangement of the thin-film transistor (TFT:Thin Film Transistor) at display pixel part, driving circuit comprised using the same TFT was built in integrally.

Specifically, it is related with LCD which raised versatility of display as switch of directional

えを可能として表示の自由度を高めたLCDに関する。

action of driving-circuit part was completed.

**【0002】**

**[0002]**

**【従来の技術】**

LCDは小型、薄型、低消費電力などの利点があり、OA機器、AV機器などの分野で実用化が進んでいる。特に、スイッチング素子として、TFTを用いたアクティブマトリクス型は、原理的にデューティ比100%のスタティック駆動をマルチプレクスのに行うことができ、大画面、高精細な動画ディスプレイに使用されている。

**[PRIOR ART]**

LCD has advantages, such as small size, thin shape, and low power. Utilization progresses in fields, such as electronic office equipment and AV equipment. In particular active-matrix type using TFT as a switching element can perform duty ratio 100% of static actuation in multi-plex theoretically, and is used for big screen and high definition moving-image display.

**【0003】**

アクティブマトリクスLCDは、マトリクス状に配置された表示電極にTFTを接続形成した基板(TFF基板)と共通電極を有する基板(対向基板)が、液晶を挟んで貼り合わされて構成されている。表示電極と共通電極の対向部分は液晶を誘電層とした画素容量となっており、TFTにより順次を選択され、電圧が印加される。画素容量に印加された電圧はTFTのOFF抵抗により1フィールド期間保持される。液晶は電気光学的に異方性を有しており、画素容量により形成された電界の強度に対応して透過光量が調整され

**[0003]**

Base plate (TFF base plate) which carried out connection formation of the TFT, and base plate (opposing base plate) which has common electrode sandwich liquid crystal to display electrode arranged at form of matrix, and active matrix LCD is bonded, and is comprised. Opposing parts of display electrode and common electrode constitute pixel capacitor which used liquid crystal as dielectric layer, TFT chooses in order and voltage is impressed. 1 field period holding of the voltage impressed to pixel capacitor is carried out by OFF resistance of TFT. Liquid crystal has anisotropy in electro-optical, passing through quantities of light is adjusted corresponding to strength of electrical field formed of pixel capacitor.



る。このように透過率が画素毎に制御された明暗の分布が所望の表示画像として視認される。

Thus, distribution of brightness and darkness by which transmittance was controlled for every pixel is recognized as a desired display image.

**【0004】**

近年、TFTのチャンネル層として多結晶(ポリ)シリコン(p-Si)を用いることによって、マトリクス表示部と周辺駆動回路部を同一基板上に形成した駆動回路一体型のLCDが開発されている。一般に、p-Siは非晶質シリコン(a-Si)に比べて移動度が高い。このため、TFTが小型化され、高精細化が実現される。また、ゲートセルフアライン構造による微細化、寄生容量の縮小による高速化が達成されるため、n-ch TFTとp-chのCMOSトランジスタを形成することにより、高速駆動回路を構成することができる。このように、駆動回路部を同一基板上にマトリクス表示部と一体形成することにより、製造コストの削減、LCDモジュールの小型化が実現される。

**[0004]**

In recent years, by using polycrystal (poly) silicon (p-Si) as a channel layer of TFT, LCD with integrated driving circuit in which matrix display section and periphery driving-circuit part were formed on the same base plate is developed.

Generally, p-Si has high mobility compared with amorphous silicon (a-Si).

For this reason, TFT is reduced in size and high-definition-ization is implemented.

Moreover, since micronization by gate self-alignment structure and improvement in the speed by reduction of parasitic capacitance are attained, high-speed driving circuit can be comprised by forming CMOS transistor of n-chTFT and p-ch.

Thus, reduction of manufacturing cost and reduction in size of LCD module are implemented by carrying out integral formation of the driving-circuit part with matrix display section on the same base plate.

**【0005】**

図7はLCDの構成図である。中央のマトリクス部は表示部である。走査線であるゲートライン(GL)と信号線であるドレインライン(DL)が横縦に配置形成され、その交差部にはT

**[0005]**

FIG. 7 is block diagram of LCD.

Center matrix part is display section.

Arrangement formation of gate line (GL) which is scanning line, and the drain line (DL) which is signal wire is carried out at length and breadth, TFT (SE) is formed in the intersection part.

F T (S E) が形成されている。T F T (S E) には、液晶駆動用の画素容量 (L C) 及び電荷保持用の補助容量 (S C) が接続されている。T F T (S E) とそのライン (G L, D L) 及び画素容量 (L C) の一方をなす表示電極は、同一基板上に形成され、画素容量 (L C) の他方をなす共通電極は、液晶層を挟んで対向配置された別の基板上に全面的に形成されている。即ち、画素容量 (L C) は表示電極により液晶及び共通電極が区画されてなり、これに T F T (S E) が接続されて表示画素が構成されている。

**【 0 0 0 6 】**

表示部の周辺には、主として水平シフトレジスタとサンプリング回路、更に場合によってはホールド用キャパシターからなるドレインドライバー (D D) と、主として垂直シフトレジスタからなるゲートドライバー (G D) が配置されている。これら、ゲートドライバー (G D) 及びドレインドライバー (D D) は、T F T の C M O S アレイにより構成されており、画素部の T F T (S E) と同様、p - S i を用いて同一基板上に一体的に形成されている。

**【 0 0 0 7 】**

Pixel capacitor for liquid-crystal actuation (L C) and auxiliary capacity for charge holding (S C) are connected to T F T (S E).

Display electrode which makes either T F T (S E), its line (G L, D L) or pixel capacitor (L C) is formed on the same base plate, common electrode which makes another side of pixel capacitor (L C) is formed at whole-surface target on another base plate which sandwiched liquid-crystal layer and was arranged oppositely. That is, it comes to divide liquid crystal and common electrode with display electrode as for pixel capacitor (L C), T F T (S E) is connected to this and display pixel is comprised.

**[0006]**

To periphery of display section, mainly with horizontal shift register, and sampling circuit and drain driver (D D) which is further made up of capacitor for hold depending on case, gate driver (G D) which is mainly made up of perpendicular shift register is arranged.

These gates driver (G D) and drain driver (D D) are comprised by C M O S array of T F T, it forms integrally on the same base plate like T F T (S E) of pixel part using p - S i.

**[0007]**

**【発明が解決しようとする課題】**

近年、3板式プロジェクター等の用途においては、3枚のLCDの設置位置によっては、各々表示された画像が逆さまとなり、映出された画像の不合致等が起きることもあり、これを防ぐためには、LCDの配置方法が限定されたものとなっていた。また、3枚のLCDに同一のものを用いて、少品種、大量生産による製造コストの削減を実現するためには、表示データの書き込み位置を上下、あるいは左右で対称に可逆の構成としなければならない。

**【0008】**

シフトレジスタのシフト方向を左右切り換え可能とした場合、シフトレジスタの左端段と右端段のシフトクロックが、各々クロック信号と反転クロック信号で異なっていると、左または右のいずれかのシフト動作の開始タイミングが異なる、あるいは、シフト動作が開始されないといった問題を招いていた。図8に、ゲートドライバー(GD)の具体的な構成の一例を示す。(1)は、各段(SR)が、直列接続された第1のクロックドインバータとインバータ、及び、インバータに逆並列に接続された第

**[PROBLEM TO BE SOLVED BY THE INVENTION]**

In recent years, in application of three-panel projector etc., image respectively displayed depending on installation position of LCD of three sheets becomes upside-down, un-coinciding of displayed image may happen. In order to prevent this, the arrangement method of LCD became limited thing.

Moreover, in order to implement reduction of manufacturing cost by few form and mass production using the same thing to LCD of three sheets, you have to consider write-in position of display data as symmetrically reversible composition by the upper and lower sides or right and left.

**[0008]**

When it can be made to carry out right-and-left switch of the shift direction of shift register and shift clocks of left end stage of shift register and right end stage differ by clock signal and reversal clock signal respectively, start timing of shift action in any one of left or right differs, or problem that shift action was not started was caused.

An example of concrete composition of gate driver (GD) is shown in FIG. 8.

(1) is a shift register with which each step (SR) is made up of 1st clocked inverter serially connected, inverter, and 2nd clocked inverter connected to reverse juxtaposing at inverter, (2) is an AND gate which takes AND and supplies each-step (SR) output which shift register (1)

2のクロックドインバータからなるシフトレジスタ、(2)は、シフトレジスタ(1)の隣接する各段(SR)出力を、論理積をとって表示部(3)の各行へ走査信号として供給するANDゲートである。

adjoins as a scanning signal to each line of display section (3).

#### 【0009】

シフトレジスタ(1)にはシフトクロックとして、各段(SR)の第1のクロックドインバータに1段おきにクロック信号CLK及び反転クロック信号\*CLKが供給され、また、反転クロック信号\*CKLとクロック信号CLKが、各段(SR)の第2のクロックドインバータにシフトクロックの反転信号として供給され、電荷安定が図られている。シフトレジスタ(1)は双方向シフトレジスタであり、スタートパルスSTは、シフトレジスタ(1)の上端段あるいは下端段に供給される。表示部(3)は、R、G、Bの各表示画素が三角形状に配されたデルタ配列となっている。図8では、説明の便宜上、表示部(3)の行数は5とし、これに対応してシフトレジスタ(1)の段数は6としている。図では、上から下方向に走査が行われ、各表示画素にR、G、Bの画素データが与えられている状態を示している。図の点線に囲まれた如く

#### [0009]

Clock signal CLK and reversal clock signal \*CLK are supplied to shift register (1) every other step as a shift clock at 1st clocked inverter of each step (SR), moreover, reversal clock signal \*CKL and clock signal CLK are supplied to 2nd clocked inverter of each step (SR) as an inversion signal of shift clock, charge stability is achieved.

Shift register (1) is bidirectional shift register.

Start pulse ST is supplied to upper-end stage or lower-end stage of shift register (1).

Display section (3) constitutes delta sequence by which each display pixel of R, G, and B was distributed triangularly.

In FIG. 8, the number of lines of display section (3) is set to 5 on facilities of explanation, number of sections of shift register (1) are set to 6 corresponding to this.

By a diagram, scan is performed down from top, the state where pixel data of R, G, and B are given to each display pixel is shown.

Color display is performed by additive mixture of color stimuli of R and G which were triangularly distributed as surrounded by dotted line of figure, and B each color.

三角形状に配された R, G, B  
 各色の加法混色によりカラー表  
 示が行われる。

### 【0010】

図9は、図8のシフトレジスタ  
 (1)を逆方向シフト、即ち、  
 下から上方向へ走査した時の状  
 態を示している。シフトレジス  
 タ(1)の段数が偶数であるの  
 で、スタートパルスSTが供給  
 される上端と下端で、シフトク  
 ロックが異なっており、スター  
 トタイミングは上から下方向時  
 と下から上方向時とで1クロッ  
 ク、即ち、1行分ずれる。従っ  
 て、図9において、5行目から  
 画素データの書き込みが行われ  
 る際、例えば、図8における1  
 行目の画素データ(R1, G1,  
 B1, ...)は欠落し、2行目の  
 画素データから書き込まれるこ  
 とになる。但し、5行目左端の  
 ドレインラインは、2行目の左  
 から2列目のドレインラインと  
 共通となっているので、5行目  
 には、図8における2行目の2  
 列目からの画素データ(R2,  
 G2, B2...)が書き込まれ  
 る。このため、図8において点  
 線で囲まれたような所定のカラ  
 ーを表示するR2, G2, B3  
 は、図9において、三角形が歪  
 んでしまっているため、表示品  
 位の悪いものになってしまう。

### [0010]

FIG. 9 is reverse-direction shift about shift register (1) of FIG. 8, that is, state when scanning from bottom to above is shown.

Number of sections of shift register (1) are even-numbered.

Therefore, shift clocks differ by upper end and lower end to which start pulse ST is supplied, start timing offsets from top with one clock (i.e., one line) in bottom to the time of down and above.

Therefore, in FIG. 9, when writing-in of pixel data is performed from the 5th line, pixel data (R1, G1 and B1, \*\*) of the 1st line in FIG. 8 are missing, it is written in from pixel data of the 2nd line.

However, drain line at the left end of the 5th line is as common as drain line of left of the 2nd line to 2 row.

Therefore, pixel data (R2, G2, B-2\*\*) from 2 row of the 2nd line in FIG. 8 are written in the 5th line.

For this reason, as for R2 which displays prescribed color which was surrounded by dotted line in FIG. 8, and G2 and B3, triangle is distorted in FIG. 9.

Therefore, it will become bad thing of display grade of coal.

【 0 0 1 1 】

[0011]

**【課題を解決するための手段】**

本発明は、この課題を解決するために成され、偶数段及び奇数段に各々供給された互いに逆極性の第1のクロック信号及び第2のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタにおいて、前記第1のクロック信号及び第2のクロック信号が各々第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの入力的一方に供給され、前記第1及び第2のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第1のクロック信号及び第2のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給される構成である。

【 0 0 1 2 】

これにより、シフト方向切り換え信号のハイレベル/ロウレベルを切り換えることで、シフト

**[MEANS TO SOLVE THE PROBLEM]**

This invention is accomplished in order to solve this problem, shift of left of data which were respectively supplied to even level and odd level and which start pulse is supplied to right end or left end, and are started based on 1st reversed polarity clock signal and 2nd clock signal, or right is performed.

In such a bidirectional shift register, said 1st clock signal and 2nd clock signal are respectively supplied to one side of input of 1st exclusive-or gate and 2nd exclusive-or gate, the shift direction switch signal is supplied to another side of input of said 1st and 2nd exclusive-or gate, output of said 1st exclusive-or gate and 2nd exclusive-or gate is respectively supplied to even level and odd level by switch of high level/low\_level of said shift direction switch signal as said 1st clock signal, and reversal/noninverted signal of 2nd clock signal.

[0012]

Thereby, polar reversal/non-inversion of shift clock are controlled by switching high level/low\_level of the shift direction switch

クロックの極性の反転／非反転が制御され、スタートパルスの位相に合致させることができ、双方向シフトレジスタのシフト方向が左右に自在に切り換えられる。特に、前記スタートパルスが供給される右端／左端、及び、前記シフト方向切り換え信号のハイレベル／ロウレベルを切り換えることにより、シフト方向を左方向／右方向のいずれにも切り換え可能とされている構成である。

**【0013】**

これにより、スタートパルスの右／左供給端及びシフト方向切り換え信号のハイレベル／ロウレベルを一体的に切り換えることで、双方向シフトレジスタのシフト方向を左方向／右方向に自在に切り換えることができる。また、液晶を挟んで対向配置された一对の電極基板の一方の対向面側の表示部に、液晶を誘電層とした画素容量の一方の電極と、これに接続されたスイッチング素子とからなる表示画素がマトリクス状に配列され、周縁部に、前記表示画素に信号を供給する駆動回路が配置され、この駆動回路は、偶数段及び奇数段に各々供給された互いに逆極性の第1のクロック信号及び第2のクロック信号に基づいて、スタートパルスが右端あ

signal, it can let phase of start pulse coincide and the shift direction of bidirectional shift register is freely switched to right and left.

The shift direction can be switched any of left/right by switching right end / left end to which said start pulse is supplied in particular, and high level/low\_level of said shift direction switch signal.

**[0013]**

Thereby, the shift direction of bidirectional shift register can freely be switched left/rightward by switching integrally high level/low\_level of right / left feed end of start pulse, and the shift direction switch signal.

Moreover, display pixel which is made up of one electrode of pixel capacitor which used liquid crystal as dielectric layer at display section by the side of one opposing surface of a pair of electrode base plate which sandwiched liquid crystal and was arranged oppositely, and switching element connected at this is arranged by form of matrix, driving circuit which supplies signal to said display pixel at peripheral part is arranged, in liquid crystal display which is made up of bidirectional shift register with which shift of left of data with which this driving circuit was respectively supplied to even level and odd level, and with which start pulse is supplied to right end or left end, and is mutually started based on 1st reversed polarity clock signal and

るいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタからなる液晶表示装置において、前記双方向シフトレジスタは、前記第1のクロック信号及び第2のクロック信号が各々第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの入力的一方に供給され、前記第1及び第2のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第1のクロック信号及び第2のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給される構成である。

**【0014】**

これにより、シフト方向切り換え信号のハイレベル/ロウレベルを切り換えることで、シフトクロックの極性の反転/非反転が制御され、スタートパルスの位相に合致させることができ、双方向シフトレジスタからなる駆動回路の動作方向が左右に自在に切り換えられる。特に、前記双方向シフトレジスタは、前

2nd clock signal, or right is performed, as for said bidirectional shift register, said 1st clock signal and 2nd clock signal are respectively supplied to one side of input of 1st exclusive-or gate and 2nd exclusive-or gate, the shift direction switch signal is supplied to another side of input of said 1st and 2nd exclusive-or gate, output of said 1st exclusive-or gate and 2nd exclusive-or gate is respectively supplied to even level and odd level by switch of high level/low\_level of said shift direction switch signal as said 1st clock signal, and reversal/noninverted signal of 2nd clock signal.

**[0014]**

Thereby, polar reversal/non-inversion of shift clock are controlled by switching high level/low\_level of the shift direction switch signal, it can let phase of start pulse coincide and directional action of driving circuit which is made up of bidirectional shift register is freely switched to right and left.

Said in particular bidirectional shift register can switch the shift direction any of left/right by switching right end / left end to which said start



記スタートパルスが供給される  
右端／左端、及び、前記シフト  
方向切り換え信号のハイレベル  
／ロウレベルを切り換えること  
により、シフト方向を左方向／  
右方向のいずれにも切り換え可  
能とされている構成である。

pulse is supplied, and high level/low\_level of  
said shift direction switch signal.

**【0015】**

これにより、スタートパルスの  
右／左供給端及びシフト方向切  
り換え信号のハイレベル／ロウ  
レベルを一体的に切り換えるこ  
とで、双方向シフトレジスタか  
らなる駆動回路の動作方向を左  
方向／右方向に自在に切り換え  
ることができる。特に、前記ス  
イッチング素子、前記双方向シ  
フトレジスタ及び前記エクス  
クループオアゲートは、同一基  
板上に形成された多結晶半導体  
を用いた薄膜トランジスタより  
なる構成である。

**[0015]**

Thereby, directional action of driving circuit  
which is made up of bidirectional shift register  
can freely be switched left/rightward by  
switching integrally high level/low\_level of right /  
left feed end of start pulse, and the shift  
direction switch signal.

In particular said switching element, said  
bidirectional shift register, and said exclusive-or  
gate are composition which is made up of  
thin-film transistor using polycrystal  
semiconductor formed on the same base plate.

**【0016】**

これにより、表示画素部と周辺  
駆動回路部を同一基板上に一体  
的形成した液晶表示装置におい  
て、外部より供給されたシフト  
クロックの極性を液晶表示装置  
内部で変換することができ、周  
辺集積回路素子の変更を要する  
ことなく、画面を対称的に逆に  
することができる。

**[0016]**

In liquid crystal display which carried out  
integral formation of display pixel part and the  
periphery driving-circuit part on the same base  
plate by this, screen can be symmetrically made  
reverse, without being able to convert the  
polarity of shift clock supplied from exterior  
inside liquid crystal display, and requiring  
alteration of periphery integrated circuit device.

**【0017】****[0017]**

**【発明の実施の形態】**

図1は、本発明が適用される双方向シフトレジスタのブロック図である。(1)はシフトレジスタであり、各段(S/R)の出力/入力(out, in)の接続をトランスファゲート(TRR, TRL)で切り換えることで、右/左のいずれの方向にもシフト可能となっている。ゲートドライバーの場合は、シフトレジスタ(1)の各段(S/R)の出力(out)は隣接する2段1組がANDゲート(2)により論理積が取られて、シフト出力(OUT)が取り出される。シフトレジスタ(1)は、各段(S/R)が、直列に接続された第1のクロックドインバータとインバータ及びインバータに逆並列に接続された第2のクロックドインバータからなっている。1段を構成する2つのクロックドインバータのクロック信号CLK及び反転クロック信号\*CLKは互いに逆極性であるとともに、隣接する各段についても逆極性となっている。即ち、隔段毎に、クロック信号CLKと反転クロック信号\*CLKが第1のクロックドインバータに供給されているとともに、反転クロック信号\*CLKとクロック信号CLKが第2のクロックドインバータに供給されてい

**[EMBODIMENT OF THE INVENTION]**

FIG. 1 is block diagram of bidirectional shift register with which this invention is applied.

(1) is shift register.

By switching at transfer gate (TRR, TRL), connection of output/input (out, in) of each step (S/R) can be shifted now also in the direction of any of right/left.

In the case of gate driver, AND is taken for 1 set of two stage which output (out) of each step (S/R) of shift register (1) adjoins by AND gate (2), shift output (OUT) is taken out.

Shift register (1) is made up of 2nd clocked inverter by which each step (S/R) was connected to reverse juxtaposing at 1st clocked inverter and inverter, and inverter which were connected serially.

Clock signal CLK of two clocked inverters which comprise one step, and reversal clock signal \*CLK are reversed polarity also about adjoining each step while they are mutually reversed polarity.

That is, while clock signal CLK and reversal clock signal \*CLK are supplied to 1st clocked inverter for every other step, reversal clock signal \*CLK and clock signal CLK are supplied to 2nd clocked inverter.

Transfer gate (TRR) is set to ON in shift register (1) shown here, it is set as rightward shift by setting transfer gate (TRL) to OFF.

At this point, rightward shift action is started by giving rightward start pulse (STR).

On the other hand, in leftward shift, transfer gate (TRR) is set to OFF, transfer gate (TRL) is set to ON, leftward shift action is started by

る。ここに示したシフトレジスタ(1)では、トランスファゲート(TRR)をONとし、トランスファゲート(TRL)をOFFとすることで右方向シフトに設定される。この時、右方向スタートパルス(STR)を与えることで右方向のシフト動作が開始される。一方、左方向シフトの場合は、トランスファゲート(TRR)をOFFとし、トランスファゲート(TRL)をONとし、左方向スタートパルス(STL)を与えることで左方向のシフト動作が開始される。

giving leftward start pulse (STL).

#### 【0018】

図1に示すシフトレジスタ(1)では、隣接する各段出力(out)が1/2クロック期間同時にHiとなる。このため、シフト出力(OUT)段数が奇数の場合、シフトレジスタの段数は偶数となり、例えば、左端段がクロック信号CLKにより制御されている場合、右端段は反転クロック信号\*CLKにより制御される。従って、同じクロック信号CLK及び反転クロック信号\*CLKが供給されている場合、左シフト時のスタートと右シフト時のスタートのタイミングが1/2クロック期間ずれる問題を招いていた。

#### [0018]

In shift register (1) shown in FIG. 1, adjoining each-step output (out) constitutes Hi simultaneously with 1/2 clock period.

For this reason, when shift output (OUT) number of sections are odd-numbered, number of sections of shift register become even-numbered, for example, when left end stage is controlled by clock signal CLK, right end stage is controlled by reversal clock signal \*CLK.

Therefore, when the same clock signal CLK and same reversal clock signal \*CLK were supplied, timing of start at the time of shift to the left and start at the time of shift to the right caused problem which offsets during 1/2 clock.

## 【0019】

本発明では、特に、シフトクロックの極性を、左方向／右方向の切り換えに応じて適宜に切り換えることで、簡易な双方向シフトレジスタを提供するものである。図2は、本発明の実施の形態にかかる極性変換回路の等価回路図である。外部より供給されたクロック信号CLK及び反転クロック信号\*CLKが、各々、2つのエクスクルーシブオア（EXOR）ゲート（4）の一方の入力端に入力され、他方の入力端には直流のシフト方向切り換え信号CHNが入力されている。これらEXORゲート（4）の出力は、シフト方向切り換え信号CHNにより、反転／非反転が制御されたクロック信号CLK'及び反転クロック信号\*CLK'として、図1のシフトレジスタの各段に供給される。即ち、直流のシフト方向切り換え信号CHNのHi/Lowを切り換えることで、図3に示す動作表に従って、クロック信号CLK及び反転クロック信号\*CLKの反転／非反転が切り換えられ、クロック信号CLK'及び\*CLK'の極性が制御される。これにより、シフト方向切り換え信号CHNをLowとした時は、非反転となり、クロック信号CLK'及び反転クロック信号\*CLK'は、各々

## [0019]

In this invention, simple bidirectional shift register is provided by switching the polarity of shift clock suitably in particular according to switch of left/right.

FIG. 2 is equivalent-circuit figure of polar converting circuit concerning Embodiment of this invention.

Clock signal CLK supplied from exterior and reversal clock signal \*CLK are respectively input into one input port of two exclusive-or (EXOR) gates (4), the shift direction switch signal CHN of direct\_flow is input into input port of another side.

Output of these EXOR gate (4) is supplied to each step of shift register of FIG. 1 by the shift direction switch signal CHN as clock signal CLK' and reversal clock signal \*CLK' by which reversal/non-inversion was controlled.

That is, according to table of operation shown in FIG. 3, clock signal CLK, and reversal/non-inversion of reversal clock signal \*CLK are switched by switching Hi/Lo of the shift direction switch signal CHN of direct\_flow, the polarity of clock signal CLK' and \*CLK' is controlled.

Thereby, it becomes non-inversion when the shift direction switch signal CHN is set to Lo, clock signal CLK' and reversal clock signal \*CLK' are the same polarities as clock signal CLK and reversal clock signal \*CLK' respectively, as shown in (a) of FIG. 4, rightward start pulse STR coincides in clock signal CLK, and shift action is started.

Moreover, when the shift direction switch signal CHN is set to Hi, clock signal CLK' and reversal

クロック信号CLK及び反転クロック信号\*CLK'と同じ極性で、図4の(a)に示す如く、右方向スタートパルスSTRはクロック信号CLKに合致して、シフト動作が開始される。また、シフト方向切り換え信号CHNをHiとした時は、クロック信号CLK'及び反転クロック信号\*CLK'は、クロック信号CLK及び反転クロック信号\*CLKとは逆の極性となり、図4の(b)に示す如く、左方向スタートパルスSTLは反転クロック信号\*CLKに合致して、シフト動作が開始される。

#### 【0020】

従って、この双方向シフトレジスタは、クロック信号CLKにより制御される左端段、あるいは反転クロック信号\*CLKにより制御される右端段のいずれの段からシフト動作をスタートさせても、全く同じタイミングでスタートされる。このため、スタートパルスの供給段の左端／右端と、シフト方向切り換え信号CHNのHi／Lo、及び、トランスファゲート(TRR, TRL)のON/OFFの切り換えを一体的に行うことで、シフト方向を左／右いずれにも設定可能となり、簡易な構成の双方向シフトレジスタが得られ

clock signal \*CLK' become clock signal CLK and polarity with reverse reversal clock signal \*CLK, as shown in (b) of FIG. 4, leftward start pulse STL coincides in reversal clock signal \*CLK, and shift action is started.

#### [0020]

Therefore, even if this bidirectional shift register starts shift action from which stage of left end stage controlled by clock signal CLK, or right end stage controlled by reversal clock signal \*CLK, it is started to the completely same timing.

Because of this, left end/right end of feed tray of start pulse, and switch of Hi/Lo of the shift direction switch signal CHN, and ON/OFF of transfer gate (TRR, TRL)

By performing these integrally, the shift direction can be set up now any of right and left, bidirectional shift register of simple composition is obtained.

That is, even if the polarities of clock signal corresponding to start pulse differ in the right and left shift direction, bidirectional shift register

る。即ち、左右のシフト方向で、スタートパルスに合致するクロック信号の極性が異なっている、本発明の極性変換回路により、適宜シフトクロックの極性を切り換えることで、左右いずれの方向にもシフト可能な双方向シフトレジスタが提供される。

which can be shifted also in the direction of right and left any by switching the polarity of shift clock suitably by polar converting circuit of this invention is provided.

**【 0 0 2 1 】****[0021]****【実施例】**

図 5 は、本発明の双方向シフトレジスタを p-SiTFT を駆動回路一体型 LCD に適用した時の構成図である。中央のマトリクス部は表示部であり、走査線であるゲートライン (GL) と信号線であるドレインライン (DL) が交差して配置され、その交点には、スイッチング素子である TFT (SE) を介して画素容量 (LC) 及び補助容量 (SC) が接続されている。

**[EXAMPLES]**

FIG. 5 is block diagram when applying p-SiTFT for bidirectional shift register of this invention to driving-circuit integrated LCD.

Center matrix part is display section.

Gate line (GL) which is scanning line, and drain line (DL) which is signal wire cross, and is arranged, pixel capacitor (LC) and auxiliary capacity (SC) are connected to the intersection through TFT (SE) which is switching element.

**【 0 0 2 2 】**

表示部の周辺には、ゲートライン (GL) を駆動するゲートドライバ (GD) とドレインライン (DL) を駆動するドレインドライバ (DD) が配置されている。ゲートドライバ (GD) は主にシフトレジスタよりなり、ドレインドライバ (DD) は、主にシフトレジスタと、

**[0022]**

Gate driver (GD) which actuates gate line (GL), and drain driver (DD) which actuates drain line (DL) are arranged around display section.

Gate driver (GD) is mainly made up of shift register, drain driver (DD) mainly constitutes shift register from sampling gate controlled by this.

Each these driver (GD, DD) comprises CMOS inverter of TFT which used the same p-Si as

これにより制御されるサンプリングゲートよりなっている。これらドライバ（GD, DD）はいずれも表示部のTFT（SE）と同じp-Siを用いたTFTのCMOSインバータにより構成されている。各ドライバ（GD, DD）には、各々外付け集積回路より、シフトレジスタのシフト動作を行わせるための垂直及び水平シフトクロックVCLK, \*VCLK, HCLK, \*HCLK、及び、垂直及び水平スタートパルスVST, HSTが供給されている。ドレインドライバ（DD）には、外付け集積回路において作成されたLCD用の原画信号VDSGが供給され、サンプリングゲートにより画素信号電圧がサンプリングされて、ゲートドライバ（GD）の走査に合わせて各ドレインライン（DL）に送出され、画素容量（LC）と補助容量（SC）からなる表示画素に書き込まれる。

### 【0023】

本発明では、ゲートドライバ（GD）は、図1に示した双向シフトレジスタよりなり、このラインクロックとなる垂直シフトクロックVCLK, \*VCLKを図2に示した極性変換回路（SW）を介して供給するところに特徴がある。この極性

TFT (SE) of display section.

Perpendicular and horizontal shift clock VCLK, \*VCLK, HCLK, \*HCLK, perpendicular, and horizontal start pulses VST and HST for performing shift action of shift register are respectively supplied to each driver (GD, DD) from external integrated circuit.

Original picture signal VDSG for LCD made in external integrated circuit is supplied to drain driver (DD), pixel signal voltage is sampled by sampling gate, to compensate for scan of gate driver (GD), it is sent out to each drain line (DL), it is written in display pixel which is made up of pixel capacitor (LC) and auxiliary capacity (SC).

### [0023]

In this invention, gate driver (GD) is made up of bidirectional shift register shown in FIG. 1, characteristics are in place which supplies perpendicular shift clock VCLK used as line clock of this, and \*VCLK through polar converting circuit (SW) shown in FIG. 2.

EXOR gate (3,4) which comprises this polar converting circuit (SW) is integrally formed on

変換回路 (SW) を構成する EXOR ゲート (3, 4) は、表示部のスイッチング用 TFT (SE) 及びドライバー (GD, DD) を構成する CMOS トランジスタと同じ p-Si を用いた CMOS TFT により、同一基板上に一体的に形成されている。また、極性変換回路 (SW) にはシフト方向切り換え信号 CHN が供給されている。

the same base plate of CMOSTFT using the same p-Si as CMOS transistor which comprises TFT for switching (SE) and driver (GD, DD) of display section.

Moreover, the shift direction switch signal CHN is supplied to polar converting circuit (SW).

#### 【0024】

これにより、シフト方向切り換え信号 CHN の Hi/Lo を、ゲートドライバー (GD) である双方向シフトレジスタの垂直スタートパルス VST の供給端、及び、トランスファゲート (TRR, TRL) の ON/OFF の切り換えとともに一体的に行うことで、画面の垂直走査方向を上下逆にして、画像を上下対称的に逆にすることができる。

#### [0024]

The upper and lower sides of the direction of vertical scanning of screen are made reverse because this performs Hi/Lo of the shift direction switch signal CHN integrally with switch of feed end of perpendicular start pulse VST of bidirectional shift register which is gate driver (GD), and ON/OFF of transfer gate (TRR, TRL), image can be made reverse at up-and-down symmetrical target.

#### 【0025】

図6はゲートドライバー (GD) の具体的な構成である。(1) 及び (2) は、図1に示すシフトレジスタ及び AND ゲートである。シフトレジスタ (1) の各段出力は論理積が取られて、走査信号電圧として表示部 (3) の各行へ供給される。シフトレジスタ (1) のシフト方向は図

#### [0025]

FIG. 6 is concrete composition of gate driver (GD).

(1) And (2) is shift register shown in FIG. 1, and AND gate.

As for each-step output of shift register (1), AND is taken, each line of display section (3) is supplied as a scanning signal voltage.

The shift direction of shift register (1) is above from under figure.



の下から上方向であり、図 8 とは逆方向に走査されている。表示部 (3) は奇数行、例えば、説明の簡易化のために 5 行であり、シフトレジスタ (1) の段数はこれに対応して 6 段となっている。シフトレジスタ (1) の上端段と下端段では、シフトクロックは、クロック信号 CLK と反転クロック信号 \*CLK とで異なっているが、図 2、図 3、図 4 及び図 5 で説明したようにシフト方向の切り換えと一体的に、クロック信号 CLK と反転クロック信号の極性も制御されているので、スタートパルス ST の位相を変えることなく、上から下方向シフト時と下から上方向シフト時で同じタイミングでスタートされる。従って、図 8 において、1 行目から書き込まれたと画素データが、図 6 において 5 行目から書き込まれ、対称性を保ちながら上下逆の表示が行われる。例えば、点線で示されるように所定のカラーを表示する R 2, G 2, B 3 は、図 6 と図 7 では、その三角形の配置を上下で逆にされているのみで、図 9 のように三角形が歪むといったことが無い。これは即ち、表示部 (3) の行数を奇数とし、かつ、これに対応する偶数段のシフトレジスタ (1) のクロック信号 CLK 及び反転クロック信号 \*CLK の

Reverse direction scans with FIG. 8.

The number of display sections (3) is five because of odd lines, for example, simplification of explanation.

Number of sections of shift register (1) are six steps corresponding to this.

In upper-end stage and lower-end stage of shift register (1), shift clocks differ by clock signal CLK and reversal clock signal \*CLK.

However, as FIG. 2, FIG. 3 and FIG.4 and FIG.5 demonstrated, the polarity of clock signal CLK and reversal clock signal is also integrally controlled with switch of the shift direction.

Therefore, without changing phase of start pulse ST, it is at top to the down shift and above shift time from bottom, and starts to the same timing.

Therefore, in FIG. 8, pixel data are written in from the 5th line in FIG. 6 as being written in from the 1st line, display of up-and-down contrary is performed maintaining symmetry.

For example, R2, and G2 and B3 which display prescribed color as shown by dotted line,

In FIG. 6 and FIG. 7, arrangement of the triangle is only made reverse by the upper and lower sides, distortion does not have triangle as FIG. 9. The number of lines of this (3), i.e., display section, is made odd-numbered, and it is because it was integral and clock signal CLK of shift register (1) of even level and the polarity of reversal clock signal \*CLK corresponding to this were controlled with switch of the shift direction.

極性をシフト方向の切り換えと  
 一体で制御したことによる。

**【0026】**

これら、シフト方向切り換え信号Hi/L o、トランスファゲートのON/OFFは、LCDの完成後、レーザー照射により、所定の配線の切断及び溶接等により固定してしまう方法、あるいは、ソフトウェアと論理回路素子の一体開発により、外部操作により初期設定時に固定してしまう方法等がある。従って、3板式プロジェクターのような用途において、3枚のLCDを異なる向きに設置する場合にも、走査方向を各々切り換えることで画像の不合致が無くなるので、装置内でのLCDの配置の自由度を高めることができる。

**[0026]**

For these shifts direction switch signal Hi/Lo and ON/OFF of transfer gate, there are Method to fix with cutting, welding, etc. of prescribed wiring by laser irradiation after perfection of LCD, or the method of fixing by external operation by integral development of soft ware and logic-circuit element at the time of initialization

Therefore, in application as three-panel projector, also when installing LCD of three sheets in different direction, un-coinciding of image is eliminated by switching scanning direction respectively.

Therefore, versatility of arrangement of LCD within apparatus can be raised.

**【0027】****【発明の効果】**

本発明で簡易な構成の双方向シフトレジスタが得られた。これにより、表示画素部とともに、周辺駆動回路を同一基板上に一体的に形成した液晶表示装置において、双方向の切り換え機構をも一体的に形成することができ、周辺駆動回路素子の変更も不要で、製造コストも低く、かつ、用途に合わせて、画面を上

**[0027]****[ADVANTAGE OF THE INVENTION]**

Bidirectional shift register of simple composition is obtained by this invention.

In liquid crystal display which formed periphery driving circuit integrally on the same base plate with display pixel part by this, bidirectional switch mechanism could also be formed integrally, it was unnecessary and manufacturing cost was also low, and according to application, alteration of periphery driving-circuit element could also set up screen

下あるいは左右で対称に逆に設定することができ、汎用性が極めて高くなった。

conversely symmetrically by the upper and lower sides or right and left, and versatility became higher it extremely.

**【図面の簡単な説明】****[BRIEF DESCRIPTION OF THE DRAWINGS]****【図 1】**

本発明の実施の形態にかかる双方向シフトレジスタのブロック図である。

**[FIG. 1]**

It is block diagram of bidirectional shift register concerning Embodiment of this invention.

**【図 2】**

本発明の実施の形態にかかる極性変換回路の等価回路図である。

**[FIG. 2]**

It is equivalent-circuit figure of polar converting circuit concerning Embodiment of this invention.

**【図 3】**

本発明の実施の形態にかかる極性変換回路の動作表である。

**[FIG. 3]**

It is table of polar converting circuit concerning Embodiment of this invention of operation.

**【図 4】**

本発明の実施の形態にかかる双方向シフトレジスタのタイミング図である。

**[FIG. 4]**

It is timing chart of bidirectional shift register concerning Embodiment of this invention.

**【図 5】**

本発明の実施例にかかるLCDの構成図である。

**[FIG. 5]**

It is block diagram of LCD concerning Example of this invention.

**【図 6】**

本発明の実施例にかかるゲートドライバーの構成図である。

**[FIG. 6]**

It is block diagram of gate driver concerning Example of this invention.

**【図 7】**

従来のLCDの構成図である

**[FIG. 7]**

It is block diagram of conventional LCD.

【図 8】

ゲートドライバーの構成図である。

[FIG. 8]

It is block diagram of gate driver.

【図 9】

ゲートドライバーの構成図である。

[FIG. 9]

It is block diagram of gate driver.

## 【符号の説明】

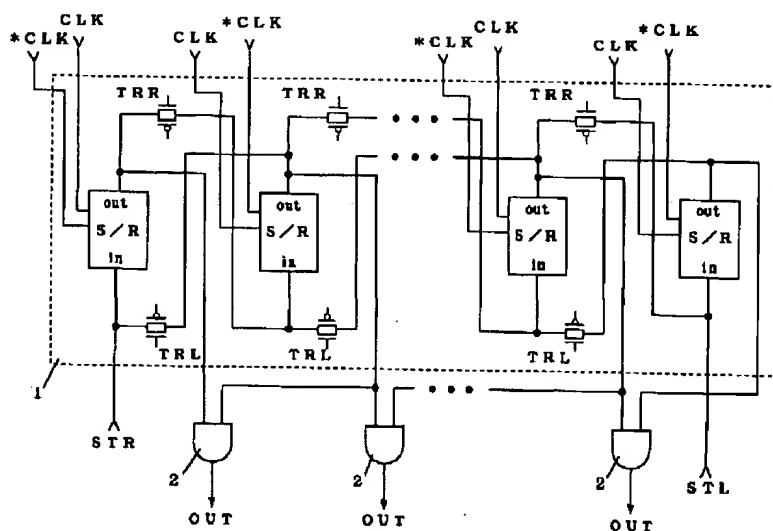
- 1 シフトレジスタ
- 2 ANDゲート
- 3 表示部
- 4 EXORゲート

## [DESCRIPTION OF SYMBOLS]

- 1 Shift register
- 2 AND gate
- 3 Display section
- 4 EXOR gate

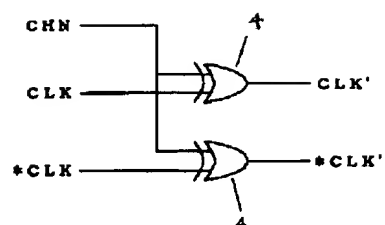
【図 1】

[FIG. 1]



【図 2】

[FIG. 2]



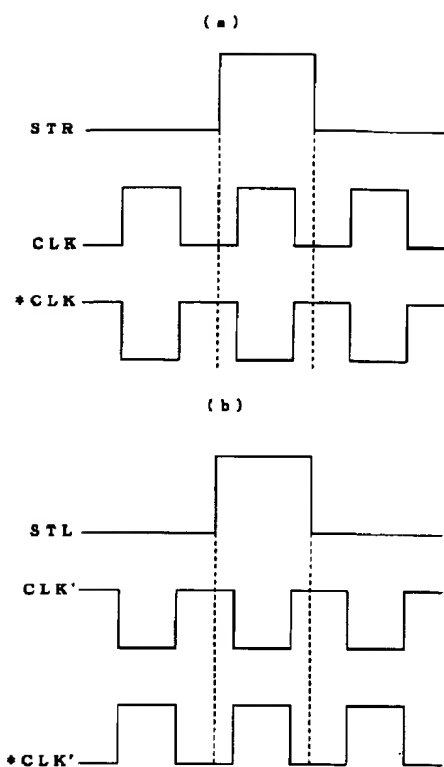
【 3 】

[FIG. 3]

CHN	CLK	*CLK	CLK'	*CLK'
L	L	H	L	H
L	H	L	H	L
H	L	H	H	L
H	H	L	L	H

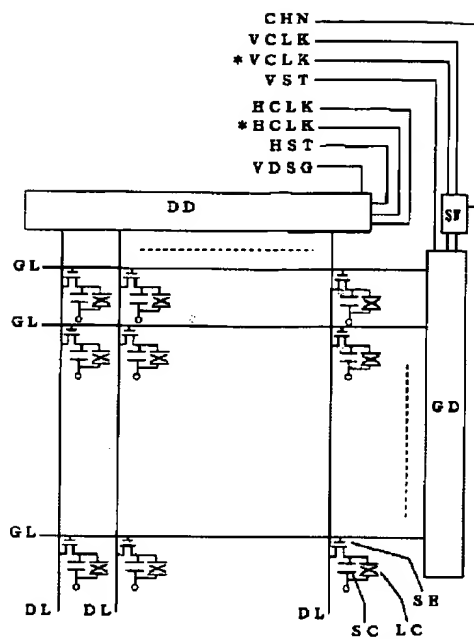
【 4 】

[FIG. 4]



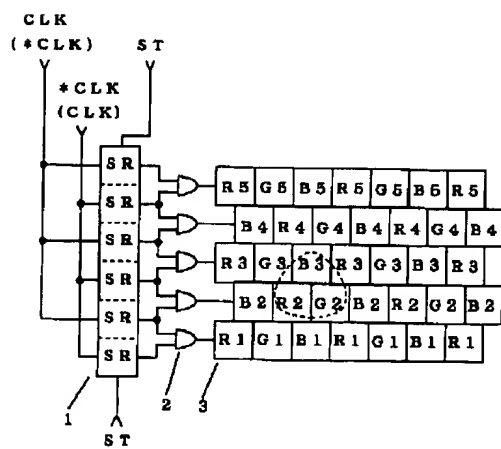
【図 5】

[FIG. 5]



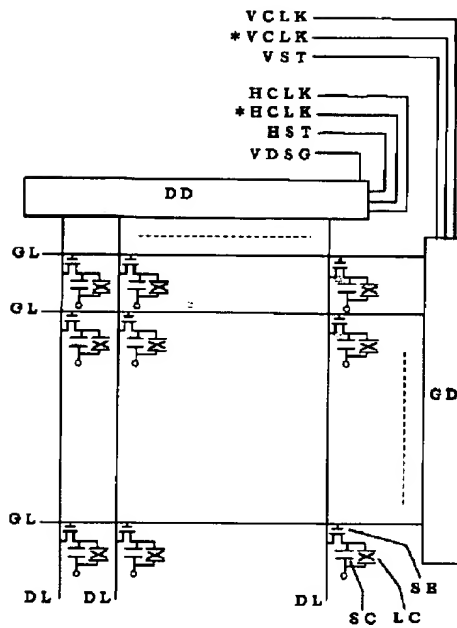
【図 6】

**[FIG. 6]**



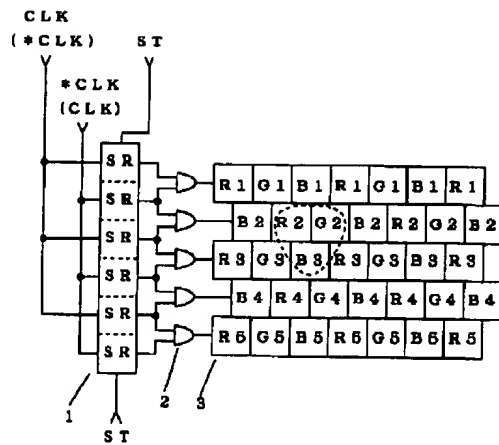
【図 7】

[FIG. 7]



【図 8】

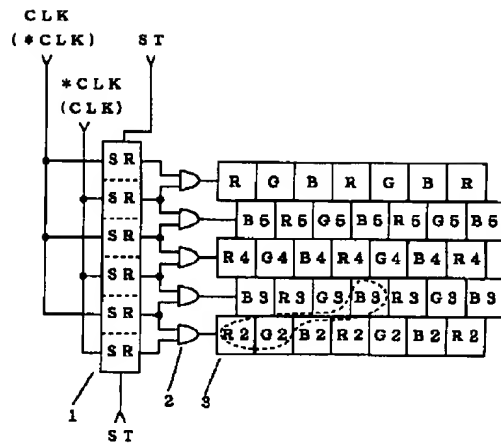
[FIG. 8]





【图 9】

**[FIG. 9]**





## DERWENT TERMS AND CONDITIONS

*Derwent shall not in any circumstances be liable or responsible for the completeness or accuracy of any Derwent translation and will not be liable for any direct, indirect, consequential or economic loss or loss of profit resulting directly or indirectly from the use of any translation by any customer.*

Derwent Information Ltd. is part of The Thomson Corporation

Please visit our home page: ["WWW.DERWENT.CO.UK"](http://WWW.DERWENT.CO.UK) (English)  
["WWW.DERWENT.CO.JP"](http://WWW.DERWENT.CO.JP) (Japanese)